

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-051476

(43)Date of publication of application : 18.02.1997

(51)Int.CI. H04N 5/335  
H01L 27/146  
// H01L 31/10

(21)Application number : 07-318611 (71)Applicant : HAMAMATSU PHOTONICS KK

(22)Date of filing : 13.11.1995 (72)Inventor : MIZUNO SEIICHIRO

(30)Priority

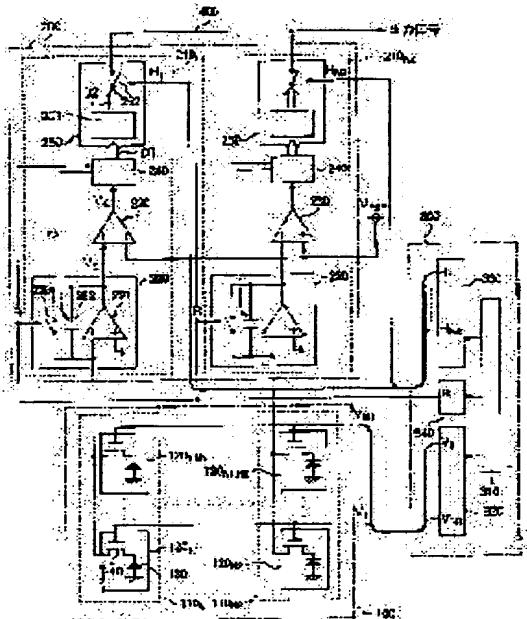
Priority number : 07136839 Priority date : 02.06.1995 Priority country : JP

## (54) SOLID-STATE IMAGE PICKUP DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To attain image pickup with a high S/N by allowing a simple circuit including a charge amplifier to provide an output of a photodetection signal from a horizontal read section after digital processing.

**SOLUTION:** A reset command signal R is set un-significant to start an integration by an integration circuit 220, a light receiving element 120 is selected to discharge a stored charge and an integration signal integrated by the integration circuit 220 is compared with a reference value at a comparator circuit 230. A capacitance control device 240 reports a capacitance command signal to a variable capacitance section 222 of the integration circuit 220. Thus, a feedback loop of integration circuit 220-comparator circuit 230-capacitance control device 240-integration circuit 220 is formed and when an integration signal is coincident with a reference value finally within a range, the capacitance control device 240 provides an output of a value corresponding to the capacitance command signal and the photo detection signal is sequentially read via a horizontal read section 250.



### LEGAL STATUS

[Date of request for examination] 19.02.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3308146

[Date of registration] 17.05.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

## (12)公開特許公報 (A)

(11)特許出願公開番号

特開平9-51476

(43)公開日 平成9年(1997)2月18日

(51) Int. Cl. <sup>6</sup>  
 H 04 N 5/335  
 H 01 L 27/146  
 // H 01 L 31/10

識別記号 庁内整理番号

F I

 H 04 N 5/335  
 H 01 L 27/14  
 31/10
技術表示箇所  
 E  
 A  
 G

審査請求 未請求 請求項の数9 FD (全14頁)

(21)出願番号 特願平7-318611  
 (22)出願日 平成7年(1995)11月13日  
 (31)優先権主張番号 特願平7-136839  
 (32)優先日 平7(1995)6月2日  
 (33)優先権主張国 日本 (JP)

(71)出願人 000236436  
 浜松ホトニクス株式会社  
 静岡県浜松市市野町1126番地の1  
 (72)発明者 水野 誠一郎  
 静岡県浜松市市野町1126番地の1 浜松ホ  
 トニクス株式会社内  
 (74)代理人 弁理士 長谷川 芳樹 (外3名)

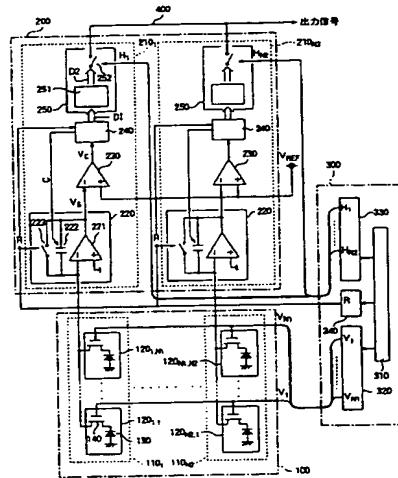
FP03-038/  
 -00W0-HP  
 '04.4.13  
 SEARCH REPORT

## (54)【発明の名称】固体撮像装置

## (57)【要約】

【目的】高S/N比で撮像ができる固体撮像装置を提供する。

【構成】リセット指示信号Rを非有意に設定して220積分回路での積分動作を開始後、受光素子120を選択して蓄積された電荷を放出させ、積分回路220で積分後の積分信号の値を比較回路230で基準値と比較する。比較結果に応じて、容量制御機構240は、積分回路220の可変容量部222に容量指示信号を通知する。こうして、積分回路220-比較回路230-容量制御機構240-積分回路220のフィードバックループが形成され、最終的に積分信号の値が分解能の範囲内で基準値と分解能の範囲で一致すると、容量制御機構240は、容量指示信号に応じた値を出し、水平読み出し部250を介して、順次読み出される。



## 【特許請求の範囲】

【請求項1】 入力した2次元光像を撮像する固体撮像装置であつて、

入力光信号を電流信号に変換する光電変換素子と、前記光電変換素子の信号出力端子に第1の端子が接続され、垂直走査信号に応じて第2の端子から前記光電変換素子で発生した電流信号を流出するスイッチ素子とを1組の受光素子として、第1の方向に沿って第1の数だけ配列されるとともに、夫々の前記スイッチ素子の第2の端子と互いに電気的に接続された信号出力端子を有する垂直受光部が、第2の方向に沿って第2の数だけ配列された受光部と、

夫々の前記垂直受光部からの出力信号を夫々個別に入力し、リセット指示信号に応じて、前記垂直受光部から出力された電流信号を、電荷増幅器の入出力端子間に接続され、容量指示信号に応じて容量値が変化する可変容量部に積分または非積分の動作をする第2の数の積分回路と、

夫々の前記積分回路から出力された積分信号の値を夫々基準値と比較して、比較結果を出力する第2の数の比較回路と、

夫々の比較回路から出力された比較結果信号を入力し、比較結果信号の値から前記可変容量に通知する前記容量指示信号を出力するとともに、比較結果信号から前記積分信号の値と前記基準値とが所定の分解能で一致していると判断した場合には、前記容量指示信号に応じた第1のデジタル信号を出力する第2の数の容量制御機構と、夫々の前記容量制御機構から出力された前記第1のデジタル信号を夫々入力し、水平走査信号に応じて、第2のデジタル信号を出力する第2の数の水平読み出し部と、を備えることを特徴とする固体撮像装置。

【請求項2】 前記第1のデジタル信号の値と前記第2のデジタル信号の値とは同一である、ことを特徴とする請求項1記載の固体撮像装置。

【請求項3】 前記水平読み出し部は、前記容量制御機構から出力された前記第1のデジタル信号を入力し、データ変換して前記第2のデジタル信号を出力するデータ変換機構を更に備える、ことを特徴とする請求項1記載の固体撮像装置。

【請求項4】 前記データ変換はオフセット除去である、ことを特徴とする請求項3記載の固体撮像装置。

【請求項5】 前記データ変換機構は、アドレス入力端子に前記第1のデジタル信号を入力し、記憶部に書き込まれたデータに基づいてデータ変換を行い、データ出力端子から前記第2のデジタル信号を出力する読み出し専用記憶素子を備える、ことを特徴とする請求項3記載の固体撮像装置。

【請求項6】 入力した2次元光像を撮像する固体撮像装置であつて、

入力光信号を電流信号に変換する光電変換素子と、前記

光電変換素子の信号出力端子に第1の端子が接続され、垂直走査信号に応じて第2の端子から前記光電変換素子で発生した電流信号を流出するスイッチ素子とを1組の受光素子として、第1の方向に沿って第1の数だけ配列されるとともに、夫々の前記スイッチ素子の第2の端子と互いに電気的に接続された信号出力端子を有する垂直受光部が、第2の方向に沿って第2の数だけ配列された受光部と、

夫々の前記垂直受光部からの出力信号を夫々個別に入力し、リセット指示信号に応じて、前記垂直受光部から出力された電流信号を、電荷増幅器の入出力端子間に接続され、容量指示信号に応じて容量値が変化する可変容量部に積分または非積分の動作をする第2の数の積分回路と、

夫々の前記積分回路の前記可変容量の容量値の変化ごとに、夫々の前記積分回路から出力された積分信号の値を夫々基準値と比較して、比較結果を第1のシリアルデジタル信号として出力する第2の数の比較回路と、

夫々の比較回路から出力された比較結果信号を入力し、比較結果信号の値から前記可変容量に通知する前記容量指示信号を出力する第2の数の容量制御機構と、

夫々の前記比較回路から出力された第1のシリアルデジタルデータを順次入力し、入力順とは逆の順序で第2のシリアルデジタルデータとして出力する第2の数のファーストインラストアウトレジスタと、

夫々の前記ファーストインラストアウトレジスタから順次前記第2のシリアルデジタルデータを入力し、パラレル化して第1のパラレルデジタル信号を出力する第2の数の処理ユニットと、

夫々の前記処理ユニットから出力された信号を夫々入力し、水平走査信号に応じて出力する第2の数の水平読み出し部と、を備えることを特徴とする固体撮像装置。

【請求項7】 前記処理ユニットは、隣接する前記垂直受光部に応じた前記前記ファーストインラストアウトレジスタ出力される前記第2のシリアルデジタルデータを更に入力し、隣接する画素同士について演算を行って第2のパラレルデジタルデータを前記水平読み出し部へ向けて出力する、ことを特徴とする請求項6記載の固体撮像装置。

【請求項8】 前記積分回路は、前記垂直受光部からの出力信号を入力し、増幅して出力する前記電荷増幅器を備え、前記可変容量は、

前記第3の数の容量素子と、

夫々の容量素子の一方の端子と一方の端子が接続され、他方の端子が前記電荷増幅器の出力端子と接続され、前記容量指示信号の値に応じて開閉する第3の数の第1のスイッチ素子と、

夫々の容量素子の他方の端子と一方の端子が接続され、

他方の端子が基準電位レベル端子と接続され、前記容量指示信号の値に応じて開閉する第3の数の第2のスイッチ素子と、を備えることを特徴とする請求項1または6記載の固体撮像装置。

【請求項9】 前記分解能は、前記基準値の2の(第3の数-1)乗分の1であり、前記第3の数の容量素子の夫々の容量値相互は、

$$C_1 = 2C_2 = \dots = 2^{n-1} C_n$$

ここで、N: 第3の数

の関係を満たすことを特徴とする請求項8記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、入力した2次元光像を撮像する固体撮像装置に関するものである。

【0002】

【従来の技術】 電荷結合素子(CCD)に代表される固体撮像素子を使用した撮像装置は、家庭用ビデオをはじめ様々な分野で使用されている。しかし、CCDでは電荷転送効率が低いので、例えば、比較的大きな受光面積を有するフォトダイオード電荷を取り扱う場合には、電荷の転送をしきれないという問題を生じる。そこで、特定の分野では、固体撮像装置の内で、電荷転送効率の問題が生じないMOS型イメージセンサが使用される。

【0003】 MOS型イメージセンサでは、2次元光像を撮像するものは、2次元の配列されたフォトダイオードアレイに対して、1つのディスクリート増幅器を設置し、各フォトダイオードでの光検出信号を増幅後に取り出すという方式が従来から採用してきた。近年、MOS型イメージセンサの長所を活かしつつ、光検出信号のS/Nの向上および装置の小型化を目指して、読み出し回路を光検出器と同一チップ上に搭載するとともに、回路構成方式の変更をしようという試みが提案されている。

【0004】 こうした提案の代表的な例が特開平4-3588号に記載の固体撮像装置である。図6は、この装置の回路構成図である。図6に示すように、この装置は、(a) 光電変換素子911とスイッチ素子912とを1組の受光素子910として垂直にN1個だけ配列され、共通出力線で接続された垂直受光部920が水平方向にN2個だけ配列された受光部930と、(b) 垂直受光部920ごとに配置され、垂直受光部920の出力を夫々積分する、電荷増幅器941を備えた積分回路940と、(c) 積分回路940ごとに outputされた信号をサンプル/ホールドするサンプルホールド回路950と、(d) サンプルホールド回路950の外部への出力/非出力を行うスイッチ960と、(e) 光検出結果を読み出す受光素子の垂直方向の位置を指示する垂直シフトレジスタ971と、(f) 光検出結果を読み出す受光

素子の水平方向の位置を指示する水平シフトレジスタ972とを備える。

【0005】 そして、ビデオ信号配線980を経由して、各受光素子で検出した光量に応じた光検出信号が outputされた後、バッファ回路990でインピーダンス変換がなされる。

【0006】

【発明が解決しようとする課題】 従来の固体撮像装置は上記のように構成され、サンプルホールド回路950の出力信号がスイッチ960を介して、直接にビデオ信号配線980へ出力されるので、ビデオ信号配線980の容量による分圧が発生し、著しくS/N比が劣化してしまうという問題点があった。

【0007】 この問題点を解消しようとして、バッファ回路990で使用する増幅器の能力を高めると、増幅器の部分が局所的に発熱が大きくなるので、暗電流分布が均一でなくなるという新たな問題点が発生することになる。

【0008】 また、各積分回路には、必ず各々固有のオフセットばらつきが存在するが、上記の従来技術ではばらつきの抑制がなされないので、画像構成時にフィクストパターンノイズが発生する。このフィクストパターンノイズを外部回路により補正するには、ハードウェアの規模の増大もさることながら、高速動作が必至である。

【0009】 上記の問題点の解消のため、各垂直ラインごとにアナログデジタル変換器(A/D変換器)を配置することが考えられる。こうしたA/D変換器としては、アレイ状に並べられるため、

① ハードウェア規模が小さい

② 消費電力が少ない

③ 高速動作可能

などを満足することが必要となる。こうした要請を満たすA/D変換器の代表的な例として、特開昭63-246085号に記載のA/D変換器がある。

【0010】 このA/D変換器は、受光素子での受光によって発生する電流の時間積分値である電荷量Qを直接入力する、2のべき乗倍の容量比(1:2:4:…:2<sup>n-1</sup>)のN個のキャパシタ(容量=C、2C、4C、…、2<sup>n-1</sup>C)で構成されるキャパシタアレイと、各キャパシタが合成容量を構成するか否かを制御するスイッチアレイと、スイッチアレイの各スイッチのON/OFFを制御するコンパレータとを備える。このA/D変換器では、

$$Q = CX \cdot V_{ref}$$

ここで、V<sub>ref</sub>: 基準電圧

を満たすCXの値をキャパシタアレイのキャパシタの組合せより探し出す。

【0011】 すなわち、

$$CX = L_1 \cdot C + \dots + L_n \cdot 2^{n-1} C$$

ここで、L<sub>1</sub>、…、L<sub>n</sub>: 0または1

を満たす ( $L_1$  、  $\dots$  、  $L_n$  ) をデジタルコードとしてアナログデジタル変換値として得る。

【0012】しかし、上記のA/D変換器の採用には以下のような問題点がある。

【0013】(1) 精度の問題

一般に、2次元イメージセンサの画素面積は小さく、また動画像収集を目的とする場合には電流の積分時間も短くなる。したがって、電荷量Qは小さいので、キャパシタアレイの各キャパシタの容量を極力小さくする必要がある。一方、複数のキャパシタアレイの相互間での製造上のばらつきを考慮すると、キャパシタの容量の低減には限界があり、低い基準電圧を使用することになる。ところが、基準電圧を低くすると、キャパシタアレイにおける合成キャパシタ構成を変化する際のスイッチのON/OFF動作の度に発生するノイズに対するS/Nが劣化する。

【0014】(2) 寄生容量などの問題

特開昭63-246085号の技術では、電荷の容量分割が主眼であることから、各キャパシタの容量値は精度が要求される。しかし、配線に伴う寄生容量やスイッチでの接合容量が付随することは避けられない。こうした余分な容量成分を $\Delta C$ とすると、

$$Q = (C_X + \Delta C) \cdot V_{ref}$$

となる。 $\Delta C$ は、IC化するとキャパシタアレイの基本容量に匹敵する値となることが予想され、IC化後に精度の高いA/D変換器の実現が困難である。

【0015】本発明は、上記を鑑みてなされたものであり、高S/N比で撮像ができる固体撮像装置を提供することを目的とする。

【0016】

【課題を解決するための手段】請求項1の固体撮像装置は、入力した2次元光像を撮像する固体撮像装置であつて、(a)入力光信号を電流信号に変換する光電変換素子と、光電変換素子の信号出力端子に第1の端子が接続され、垂直走査信号に応じて第2の端子から光電変換素子で発生した電荷を流出させるスイッチ素子とを1組の受光素子として、第1の方向に沿って第1の数だけ配列されるとともに、夫々の前記スイッチ素子の第2の端子と互いに電気的に接続された信号出力端子を有する垂直受光部が、第2の方向に沿って第2の数だけ配列された受光部と、(b)夫々の垂直受光部からの出力信号を夫々個別に入力し、リセット指示信号に応じて、垂直受光部から出力された電流信号を入出力端子間に接続され、容量指示信号に応じて容量値が変化する可変容量部に積分または非積分の動作をする第2の数の積分回路と、

(c)夫々の積分回路から出力された積分信号の値を夫々基準値と比較して、比較結果を出力する第2の数の比較回路と、(d)夫々の比較回路から出力された比較結果信号を入力し、比較結果信号の値から可変容量に通知する容量指示信号を出力するとともに、比較結果信号か

ら積分信号の値と基準値とが所定の分解能で一致していると判断した場合には、容量指示信号に応じた第1のデジタル信号を出力する第2の数の容量制御機構と、

(e)夫々の容量制御機構から出力された第1のデジタル信号を夫々入力し、水平走査信号に応じて、第2のデジタル信号を出力する第2の数の水平読み出し部と、を備えることを特徴とする。

【0017】ここで、第1のデジタル信号の値と前記第2のデジタル信号の値とは同一とすることが回路構成上から簡便である。

【0018】また、水平読み出し部は、容量制御機構から出力された第1のデジタル信号を入力し、データ変換して第2のデジタル信号を出力するデータ変換機構を更に備えることを特徴としてもよい。ここで、データ変換はオフセット除去に適用できる。また、データ変換機構は、アドレス入力端子に第1のデジタル信号を入力し、記憶部に書き込まれたデータに基づいてデータ変換を行い、データ出力端子から第2のデジタル信号を出力する読み出し専用記憶素子を備えることを特徴としてもよい。

【0019】請求項6の固体撮像装置は、入力した2次元光像を撮像する固体撮像装置であつて、(a)入力光信号を電流信号に変換する光電変換素子と、光電変換素子の信号出力端子に第1の端子が接続され、垂直走査信号に応じて第2の端子から光電変換素子で発生した電流信号を流出するスイッチ素子とを1組の受光素子として、第1の方向に沿って第1の数だけ配列されるとともに、夫々のスイッチ素子の第2の端子と互いに電気的に接続された信号出力端子を有する垂直受光部が、第2の方向に沿って第2の数だけ配列された受光部と、(b)夫々の垂直受光部からの出力信号を夫々個別に入力し、リセット指示信号に応じて、垂直受光部から出力された電流信号を、電荷増幅器の入出力端子間に接続され、容量指示信号に応じて容量値が変化する可変容量部に積分または非積分の動作をする第2の数の積分回路と、

(c)夫々の積分回路の可変容量の容量値の変化ごとに、夫々の積分回路から出力された積分信号の値を夫々基準値と比較して、比較結果を第1のシリアルデジタル信号として出力する第2の数の比較回路と、(d)夫々の比較回路から出力された比較結果信号を入力し、比較結果信号の値から可変容量に通知する容量指示信号を出力する第2の数の容量制御機構と、(e)夫々の比較回路から出力された第1のシリアルデジタルデータを順次入力し、入力順とは逆の順序で第2のシリアルデジタルデータとして出力する第2の数のファーストインラストアウト(FIFO)レジスタと、(f)夫々のFIFOレジスタから順次第2のシリアルデジタルデータを入力し、パラレル化して第1のパラレルデジタル信号を出力する第2の数の処理ユニットと、(g)夫々の処理ユニットから出力された信号を夫々入力し、水平走査信号に

応じて出力する第2の数の水平読み出し部とを備えることを特徴とする。

【0020】ここで、処理ユニットは、隣接する垂直受光部に応じたF I L Oレジスタ出力される第2のシリアルデジタルデータを更に入力し、隣接する画素同士について演算を行って第2のパラレルデジタルデータを水平読み出し部へ向けて出力することを特徴としてもよい。

【0021】請求項1または請求項6の固体撮像装置では、積分回路は、垂直受光部からの出力信号を入力し、増幅して出力する電荷増幅器を備えるとともに、可変容量は、①第3の数の容量素子と、②夫々の容量素子の他

$$C_1 = 2 C_2 = \dots = 2^{k-1} C_k$$

ここで、N:第3の数

の関係を満たすことを特徴としてもよい。

【0023】請求項1の固体撮像装置では、まず、リセット指示信号を有意に、垂直走査信号をいずれの受光素子も出力選択しない状態に設定する。この状態で、リセット指示信号Rを非有意に設定して各積分回路での積分動作を開始させる。

【0024】容量制御機構は、比較結果信号の値から、積分回路の出力信号の値が基準値と略しくなるように容量指示信号を生成し、積分回路の可変容量部に通知する。容量指示を受けた可変容量部は、指示に従って容量を変化させる。可変容量部の容量変化によって積分信号の値が変化し、変化後の積分信号が比較回路に再び入力する。こうして、積分回路-比較回路-容量制御機構-積分回路のフィードバックループが形成され、最終的に積分信号の値が分解能の範囲内で基準値と一致する。

【0025】次に、各垂直受光部の垂直走査における第1番目の受光素子のスイッチ素子のみを「ON」とする垂直走査信号を出力する。スイッチ素子が「ON」となると、それまでの受光によって光電変換素子に蓄積された電荷が電流信号となって受光部から出力される。そして、初期値の容量値に設定された可変容量部に電荷が流入し、積分回路によって積分された結果の積分信号が比較回路に入力されて、積分信号の値が基準値と比較され、比較結果が2値の1ビットデジタル信号として容量制御機構に入力する。一方、比較結果1ビットデジタル信号はF I L Oレジスタに第1のシリアルデジタルデータとして入力して格納される。ここで、可変容量部は電荷増幅器の入力端および出力端に接続されているので、容量値として精度上充分な値と設定することができるので、耐ノイズ性を向上することが可能である。

【0026】容量制御機構は、積分信号の値が分解能の範囲内で基準値と一致したときの容量指示信号に応じた値を有する第1のデジタル信号を出力する。容量制御機構から出力された第1のデジタル信号は、水平読み出し部に入力し、水平走査信号の設定により夫々の第1のデジタル信号に応じた第2のデジタル信号が順次、逐一的に選択されて、各垂直受光部の垂直走査における第1番

方の端子と一方の端子が接続され、他方の端子が前記電荷増幅器の出力端子と接続され、容量指示信号の値に応じて開閉する第3の数の第1のスイッチ素子と、③夫々の容量素子の他方の端子と一方の端子が接続され、他方の端子が基準電位レベル端子と接続され、容量指示信号の値に応じて開閉する第3の数の第2のスイッチ素子とを備えることを特徴としてもよい。

【0022】ここで、分解能は、基準値の1/2<sup>(第3の数-1)</sup>であり、第3の数の容量素子の夫々の容量

10 値相互は、

$$\dots (1)$$

目の受光素子に応じた検出信号として順次読み出される。

【0027】なお、垂直走査信号は、垂直走査における第1番目の受光素子の光電変換素子が蓄積した電荷を放出しきったと推定される時間を見計らって、いずれの受光素子も選択しない設定とされる。

【0028】垂直走査における垂直受光部の第1番目の受光素子に応じた検出信号の順次読み出しが終了すると、リセット指示信号を有意とする。

【0029】次に、リセット指示信号を再び非有意、可変容量部の容量値を初期値とした後、各垂直受光部の垂直走査における第2番目の受光素子のスイッチ素子のみを「ON」状態とする垂直走査信号を出力する。スイッチ素子が「ON」となると、それまでの受光によって光電変換素子に蓄積された電荷が電流信号となって受光部から出力される。

【0030】以後、垂直走査における垂直受光部の第1番目の受光素子と同様にして、垂直走査における垂直受光部の第2番目の受光素子に応じた検出信号を順次読み出す。

【0031】引き続き、各垂直受光部の受光素子を順次指定しながら、各垂直受光部の垂直走査における第1番目の受光素子の場合と同様にして、各垂直受光部の受光素子に応じた検出信号を順次読み出すことにより、受光部に入力した光像の撮像データを収集する。

【0032】第1のデジタル信号を水平読み出し部が直接出力することとすれば、第2のデジタル信号と第1のデジタル信号とはデータ値が一致することとなる。この方式を採用すると水平読み出し部の回路がスイッチ素子のみで構成することができ、簡便となる。

【0033】また、水平読み出し部に、容量制御機構から出力された第1のデジタル信号を入力し、データ変換して第2のデジタル信号を出力するデータ変換機構を更に備えることとすれば第1のデジタル信号のデータ値を適当に加工して出力データ値を有する第2のデジタル信号とすることができる。例えば、データ変換をオフセット除去とすることにより、オフセットを除去した精度の50 良いデータを得ることができる。こうしたデータ変換機

構としては、アドレス入力端子に第1のデジタル信号を入力し、記憶部に書き込まれたデータに基づいてデータ変換を行い、データ出力端子から第2のデジタル信号を出力する読み出し専用記憶素子（ROM）を使用することが好適である。この結果、オフセット値が除去された第2のデジタル信号を得ることができる。

【0034】また、積分回路は、垂直受光部からの出力信号を入力し、増幅して出力する電荷増幅器を備えるとともに、可変容量部をの電荷増幅器の垂直受光部からの出力信号の入力端子と夫々の一方の端子が接続された第3の数の容量素子と、の夫々の容量素子の他方の端子と一方の端子が接続され、他方の端子が前記電荷増幅器の出力端子と接続され、容量指示信号の値に応じて開閉す

$$C_1 = 2 C_2 = \cdots = 2^{i-1} C_i$$

ここで、N：第3の数

の関係を満たすことが好適である。この構成によれば、容量制御機構が容量値の大きな容量素子から第1および第2のスイッチ素子を開閉制御し、順次積分信号の値と基準値との比較を比較回路で行うこととすると、第3の数の回数の容量指示で、 $1/2^i$  の分解能の精度測定を行うことができる。

【0037】請求項6の固体撮像装置では、まず、リセット指示信号を有意に、垂直走査信号をいずれの受光素子も出力選択しない状態に設定する。この状態で、リセット指示信号Rを非有意に設定して各積分回路での積分動作を開始させる。

【0038】次に、各垂直受光部の垂直走査における第1番目の受光素子のスイッチ素子のみを「ON」とする垂直走査信号を出力する。スイッチ素子が「ON」となると、それまでの受光によって光電変換素子に蓄積された電荷が電流信号となって受光部から出力される。そして、初期値の容量値に設定された可変容量部に電荷が流入し、積分回路によって積分された結果の積分信号が比較回路に入力されて、積分信号の値が基準値と比較され、比較結果信号が容量制御機構に入力する。ここで、可変容量部は電荷増幅器の入力端および出力端に接続されているので、容量値として精度上充分な値と設定することができるので、耐ノイズ性を向上することが可能である。

【0039】容量制御機構は、比較結果信号の値から、積分回路の出力信号の値が基準値と略等しくなるように容量指示信号を生成し、積分回路の可変容量部に通知する。容量指示を受けた可変容量部は、指示に従って容量を変化させる。可変容量部の容量変化によって積分信号の値が変化し、変化後の積分信号が比較回路に再び入力する。そして、可変容量部の容量値の変化の度に、比較回路から第1のシリアルデジタルデータが順次F I L Oレジスタに入力し格納される。

【0040】こうして、積分回路—比較回路—容量制御機構—積分回路のフィードバックループが形成され、最

る第3の数と第1のスイッチ素子と、③夫々の容量素子の他方の端子と一方の端子が接続され、他方の端子が基準電位レベル端子と接続され、容量指示信号の値に応じて開閉する第3の数の第2のスイッチ素子とを備える構成とすることが可能である。

【0035】この場合、容量制御機構は、第1のスイッチ素子と第2のスイッチ素子の開閉を制御する信号を出力することになる。そして、第1のスイッチ素子と第2のスイッチ素子の開閉を制御することにより可変容量部の容量値を制御する。

【0036】なお、分解能を、基準値の $1/2^{(第3の数-1)}$ とするには、第3の数の容量素子の夫々の容量値相互は、

$$\cdots (1)$$

終的に積分信号の値が分解能の範囲内で基準値と一致する。

【0041】なお、可変容量部が、(1)式で示される関係の容量値の容量で構成される場合には、容量制御機構によって、最大の容量値( $C_1$ )の容量の合成容量への寄与/非寄与から順次決定されることが好適である。こうした場合には、比較回路からは、M S B (Most Significant Bit) から順次L S B (Least Significant Bit) までが第1のシリアルデジタルデータとして出力される。

【0042】積分信号の値が分解能の範囲内で基準値と一致したとき、処理ユニットは第1のシリアルデジタルデータのビット順序とは逆の順序の第2のシリアルデジタルデータをF I L Oレジスタから読み出し、第1のパラレルデジタルデータとして出力する。処理ユニットから出力された第1のパラレルデジタル信号は、水平読み出し部に入力し、水平走査信号の設定により夫々の第1のデジタル信号に応じた第2のデジタル信号が順次、逐一的に選択されて、各垂直受光部の垂直走査における第1番目の受光素子に応じた検出信号として順次読み出される。

【0043】なお、垂直走査信号は、垂直走査における第1番目の受光素子の光電変換素子が蓄積した電荷を放出しきったと推定される時間を見計らって、いずれの受光素子も選択しない設定とされる。

【0044】垂直走査における垂直受光部の第1番目の受光素子に応じた検出信号の順次読み出しが終了すると、リセット指示信号を有意とする。

【0045】次に、リセット指示信号を再び非有意、可変容量部の容量値を初期値とした後、各垂直受光部の垂直走査における第2番目の受光素子のスイッチ素子のみを「ON」状態とする垂直走査信号を出力する。スイッチ素子が「ON」となると、それまでの受光によって光電変換素子に蓄積された電荷が電流信号となって受光部から出力される。

【0046】以後、垂直走査における垂直受光部の第1

番目の受光素子と同様にして、垂直走査における垂直受光部の第2番目の受光素子に応じた検出信号を順次読み出す。

【0047】引き続き、各垂直受光部の受光素子を順次指定しながら、各垂直受光部の垂直走査における第1番目の受光素子の場合と同様にして、各垂直受光部の受光素子に応じた検出信号を順次読み出すことにより、受光部に入力した光像の撮像データを収集する。

【0048】ここで、処理ユニットが、隣接する垂直受光部に応じたF I L Oレジスタ出力される第2のシリアルデジタルデータを更に入力し、隣接する画素同士について演算、例えば動画像等の輪郭抽出演算などを行って第2のパラレルデジタルデータを水平読み出し部へ向けて出力することが可能である。

#### 【0049】

【発明の実施の形態】以下、添付図面を参照して本発明の固体撮像装置の実施の形態を説明する。なお、図面の説明にあたって同一の要素には同一の符号を付し、重複する説明を省略する。

【0050】(第1実施形態)図1は、本発明の第1実施形態の固体撮像装置の回路構成図である。図1に示すように、この装置は、(a)入力光信号を電流信号に変換する光電変換素子130と、光電変換素子130の信号出力端子に接続され、垂直走査信号V<sub>i</sub> (i=1~N 1)に応じて光電変換素子130で発生した電流信号を流出するスイッチ素子140とを1組の受光素子120として、第1の方向(以後、垂直方向と呼ぶ)に沿ってN 1個配列され、夫々のスイッチ素子140の信号出力端子が電気的に接続された垂直受光部110が、第2の方向(以後、水平方向と呼ぶ)に沿ってN 2個配列された受光部100と、(b)垂直受光部110, (j=1~N 2)からの出力信号を夫々個別に入力し、信号処理後に水平走査信号(H<sub>j</sub>)に応じて択一的に信号を出力する水平信号処理部210, を備える信号処理部200と、(c)受光部100および信号処理部200に動作タイミングの指示信号を通知するタイミング制御部300とを備える。

【0051】水平信号処理部210は、①垂直受光部110, からの出力信号を入力し、リセット指示信号Rに応じて垂直受光部110, から出力された電流信号を入出力端子間に接続された、可変容量部222に積分(リセット指示信号R=非有意の場合)、または非積分

$$C_1 = 2 C_2 = 4 C_3 = 8 C_4 \quad \dots (2)$$

$$C_1 + C_2 + C_3 + C_4 = C_0 \quad \dots (3)$$

の関係を満たす。

【0055】水平読み出し部250は、①容量制御機構240から出力されたデジタル信号D 1をアドレス入力端子に入力し、記憶部に書き込まれたデータに基づいてデータ変換を行い、データ出力端子からデジタル信号D 2を出力する読み出し専用記憶素子(ROM)251

(リセット指示信号R=有意の場合)の動作をする積分回路220と、②積分回路220から出力された積分信号V<sub>s</sub>の値を夫々基準値V<sub>111</sub>と比較して、比較結果を出力する比較回路230と、③比較回路230から出力された比較結果信号V<sub>c</sub>を入力し、比較結果信号V<sub>c</sub>の値から可変容量部222に通知する容量指示信号Cを出力するとともに、比較結果信号V<sub>c</sub>から積分信号V<sub>s</sub>の値と基準値V<sub>111</sub>とが所定の分解能で一致していると判断した場合には、容量指示信号Cに応じたデジタル信号D 1を出力する容量制御機構240と、④容量制御機構240から出力されたデジタル信号D 1を入力し、デジタル信号D 1が示すデータ値から予め設定されたオフセット値を除去したデータ値を示すデジタル信号D 2を生成後、水平走査信号H<sub>j</sub>に応じて、デジタル信号D 2を出力する水平読み出し部250とを備える。

【0052】積分回路220は、①垂直受光部110, からの出力信号を入力し、入力した電流信号の電荷を増幅する電荷増幅器221と、②電荷増幅器221の入力端子に一方の端子が接続され、電荷増幅器221の出力端子に他方の端子が接続された可変容量部222と、③電荷増幅器221の入力端子に一方の端子が接続され、電荷増幅器221の出力端子に第2の端子が接続され、リセット指示信号R=有意の場合には「ON」状態となり、リセット指示信号R=非有意の場合には「OFF」状態となるスイッチ素子223とを備える。

【0053】図2は、積分回路220の回路構成図であり、特に可変容量部222の詳細回路構成を示す。なお、図2では、 $1/2^3 = 1/8$ の分解能を有するアナログデジタル変換機能を備える積分回路の例を示し、以下、この回路構成で説明する。

【0054】図2に示すように、可変容量部222は、①電荷増幅器221の垂直受光部110, からの出力信号の入力端子と夫々の一方の端子が接続された容量素子C<sub>1</sub>~C<sub>4</sub>と、②夫々の容量素子C<sub>1</sub>~C<sub>4</sub>の他方の端子と一方の端子が接続され、他方の端子が電荷増幅器221の出力端子と接続され、容量指示信号CのC<sub>11</sub>~C<sub>14</sub>の値に応じて開閉するスイッチ素子SW11~SW14と、③夫々の容量素子C<sub>1</sub>~C<sub>4</sub>の他方の端子と一方の端子が接続され、他方の端子がGNDレベルと接続され、容量指示信号CのC<sub>21</sub>~C<sub>24</sub>の値に応じて開閉するスイッチ素子SW21~SW24とを備える。なお、容量素子C<sub>1</sub>~C<sub>4</sub>の容量値C<sub>1</sub>~C<sub>4</sub>は、

$$C_1 = 2 C_2 = 4 C_3 = 8 C_4 \quad \dots (2)$$

$$C_1 + C_2 + C_3 + C_4 = C_0 \quad \dots (3)$$

と、④ROM251から出力されたデジタル信号D 2を一方の端子で入力し、水平走査信号H<sub>j</sub>の指定に応じて「ON」状態と「OFF」状態とが切り替わるスイッチ素子252とを備える。

【0056】タイミング制御部300は、①基本タイミング信号を発生する基本タイミング部310と、②基本

タイミング部310から通知された垂直走査指示に従つて、垂直走査信号V<sub>1</sub>を発生する垂直シフトレジスタ320と、③基本タイミング部310から通知された水平走査指示に従つて、水平走査信号H<sub>1</sub>を発生する水平シフトレジスタ330と、④基本タイミング部310から通知された基本タイミングに従つて、リセット指示信号Rを発生する制御信号部340とを備える。

【0057】本実施形態の装置は、以下のようにして、受光部100に入力した光像データを収集する。図3は、本実施形態の装置の動作説明図である。

【0058】本実施形態の固体撮像装置では、まず、リセット指示信号Rを有意に、SW11～SW14を全て「ON」状態とし、SW21～SW24を全て「OFF」状態として電荷増幅器221の入力端子と出力端子との間の容量値をC<sub>0</sub>に設定するとともに、垂直走査信号V<sub>1</sub>をいずれの受光素子120..も選択しない状態（すなわち、すべてのスイッチ素子140は「OFF」状態）に設定する。この状態で、リセット指示信号Rを非有意に設定して各積分回路220での積分動作を開始させる。

【0059】次に、各垂直受光部110の垂直走査における第1番目の受光素子120..のスイッチ素子140のみを「ON」とする垂直走査信号V<sub>1</sub>を出力する。スイッチ素子140が「ON」となると、それまでの受光によって光電変換素子130に蓄積された電荷が電流信号となって受光部100から出力される。そして、初期値の容量値C<sub>0</sub>に設定された可変容量部222に電荷Qが流入する（図3（a）参照）。

【0060】引き続き、容量制御機構240は、SW12～SW13を開放した後、SW22～SW24を閉じる（図3（b）参照）。この結果、積分信号V<sub>s</sub>は、  

$$V_s = Q / C_1$$
 という電圧値を出力する。この電圧値は、比較回路230に入力し、基準電圧値V<sub>ref</sub>と比較される。

【0061】V<sub>s</sub> > V<sub>ref</sub>であれば、この比較結果を受けて容量制御機構240は、更に、SW22を開放した後にSW12を閉じる（図3（c）参照）。この結果、積分信号V<sub>s</sub>は、  

$$V_s = Q / (C_1 + C_2)$$

という電圧値を出力する。この電圧値は、比較回路230に入力し、基準電圧値V<sub>ref</sub>と比較される。

【0062】また、V<sub>s</sub> < V<sub>ref</sub>であれば、この比較結果を受けて容量制御機構240は、更に、SW11およびSW22を開放した後にSW12およびSW21を閉じる（図4（b）参照）。この結果、積分信号V<sub>s</sub>は、  

$$V_s = Q / C_2$$

という電圧値を出力する。この電圧値は、比較回路230に入力し、基準電圧値V<sub>ref</sub>と比較される。

【0063】以後、同様にして、積分回路220—比較回路230—容量制御機構240—積分回路220のフ

ィードバックループによって、比較および容量設定（SW11～SW14、SW21～SW24の「ON/OFF」制御）を順次繰り返して、容量素子C4までに関する容量制御を行う。こうして、容量素子C1～C4の全てについて容量制御を終了すると、容量制御機構240は最終的な容量設定に応じたデジタル信号D1を水平読み出し部250へ向けて出力する。

【0064】水平読み出し部250では、デジタル信号D1をROM251のアドレス入力端子に入力し、記憶部に書き込まれたデータに基づいてデータ変換を行い、データ出力端子からデジタル信号D2を出力する。ROM251から出力されたデジタル信号D2はスイッチ素子252に入力する。引き続き、水平走査信号H<sub>1</sub>の設定により夫々のROM251の出力を順次、逐一的に選択して、各垂直受光部110の垂直走査における第1番目の受光素子120..に応じた検出信号を順次読み出す。

【0065】この結果、スイッチ素子252からはデジタル信号D2が outputされるので、ビデオ信号配線400の容量による分圧によってアナログ信号の場合のような影響を受けない。また、従来は必要であった外付けのアナログデジタル変換器が不要となる。

【0066】なお、垂直走査信号V<sub>1</sub>は、垂直走査における第1番目の受光素子の光電変換素子が蓄積した電荷を放出しきったと推定される時間を見計らって、受光素子を選択しない設定とされる。

【0067】垂直走査における垂直受光部110の第1番目の受光素子120..に応じた検出信号の順次読み出しが終了すると、リセット指示信号Rを有意とする。

【0068】次に、リセット指示信号Rを再び非有意、可変容量部222の容量値を初期値C<sub>0</sub>とした後、各垂直受光部110の垂直走査における第2番目の受光素子120..のスイッチ素子140のみを「ON」状態とする垂直走査信号V<sub>2</sub>を出力する。スイッチ素子が「ON」となると、それまでの受光によって光電変換素子130に蓄積された電荷が電流信号となって受光部から出力される。

【0069】以後、垂直走査における垂直受光部110の第1番目の受光素子120..と同様にして、垂直走査における垂直受光部110の第2番目の受光素子120..に応じた検出信号を順次読み出す。

【0070】引き続き、各垂直受光部110の受光素子120..を順次指定しながら、各垂直受光部110の垂直走査における第1番目の受光素子120..の場合と同様にして、各垂直受光部110の受光素子120..に応じた検出信号を順次読み出すことにより、受光部に入力した光像の撮像データを収集する。

【0071】（第2実施形態）本実施形態の装置は、第501実施形態の装置における積分回路220を別の回路構

成したものであり、光電変換素子130に蓄積された電荷が極微小の場合にもS/N比を確保する固体撮像装置である。

【0072】図4は、本実施形態の積分回路290の回路構成図である。図4に示すように、積分回路290は、①垂直受光部110<sub>1</sub>からの出力信号を入力し、入力した電流信号の電荷を増幅する電荷増幅器221と、②電荷増幅器221の入力端子に一方の端子が接続され、電荷増幅器221の出力端子に他方の端子が接続された可変容量部229と、③電荷増幅器221の入力端子に一方の端子が接続され、電荷増幅器221の出力端子に第2の端子が接続され、リセット指示信号R=有意の場合には「ON」状態となり、リセット指示信号R=非有意の場合には「OFF」状態となるスイッチ素子223とを備える。

【0073】可変容量部229は、可変容量部222に加えて、①容量素子C1～C3の電荷増幅器221の入力端子側の端子と夫々一方の端子が接続され、他方の端子が電荷増幅器221の垂直受光部110<sub>1</sub>からの出力信号の入力端子と接続されたスイッチ素子SW31～SW33と、②容量素子C1～C3の電荷増幅器221の入力端子側の端子と夫々一方の端子が接続され、他方の端子がGNDレベルと接続されたスイッチ素子SW41～SW43と、を更に備える。そして、容量制御機構240からは、スイッチ素子SW31～33およびスイッチ素子SW41～43のON/OFF制御をする信号C<sub>31</sub>～C<sub>33</sub>、C<sub>41</sub>～C<sub>43</sub>が更に供給される。

【0074】本実施形態の装置は、以下のようにして、受光部100に入力した光像データを収集する。

【0075】本実施形態の固体撮像装置では、まず、リセット指示信号Rを有意に、SW11～SW14、SW41～43を全て「ON」状態とし、SW21～SW24、SW31～33を全て「OFF」状態として電荷増幅器221の入力端子と出力端子との間の容量値をC<sub>4</sub>に設定するとともに、垂直走査信号V<sub>v</sub>をいずれの受光素子120<sub>1,..</sub>も選択しない状態（すなわち、すべてのスイッチ素子140は「OFF」状態）に設定する。この状態で、リセット指示信号Rを非有意に設定して各積分回路220での積分動作を開始させる。

【0076】次に、各垂直受光部110<sub>1</sub>の垂直走査における第1番目の受光素子120<sub>1,..</sub>のスイッチ素子140のみを「ON」とする垂直走査信号V<sub>v</sub>を出力する。スイッチ素子140が「ON」となると、それまでの受光によって光電変換素子130に蓄積された電荷が電流信号となって受光部100から出力される。そして、初期値の容量値C<sub>4</sub>設定された可変容量部229に電荷Qが流入する。

【0077】このとき、積分信号V<sub>s</sub>は、

$$V_s = Q / C_4$$

という電圧値を出力する。

【0078】次に、SW41～SW43をOFFとした後、SW31～SW33をONとする。このように変化しても容量素子C1～C3の両端の電圧関係は変化しないので、V<sub>s</sub>の値には変化がないので、容量素子C1～C4に発生する電荷の総計は、

$$Q' = Q \cdot (C_0 / C_4)$$

となる。すなわち、第1の実施形態に比べて (C<sub>0</sub> / C<sub>4</sub>) 倍の電荷が蓄積されることになる。

【0079】以後、第1実施形態と同様にして、受光部100に入力した光像データを収集される。したがって、光電変換素子130に蓄積された電荷が極微小の場合にもS/Nを確保することができる。

【0080】（第3実施形態）図5は、本発明の第3実施形態の固体撮像装置の回路構成図である。図5に示すように、この装置は、（a）入力光信号を電流信号に変換する光電変換素子130と、光電変換素子130の信号出力端子に接続され、垂直走査信号V<sub>v</sub>（i=1～N<sub>1</sub>）に応じて光電変換素子130で発生した電流信号を流出するスイッチ素子140とを1組の受光素子120として、第1の方向（以後、垂直方向と呼ぶ）に沿ってN<sub>1</sub>個配列され、夫々のスイッチ素子140の信号出力端子が電気的に接続された垂直受光部110<sub>1</sub>が、第2の方向（以後、水平方向と呼ぶ）に沿ってN<sub>2</sub>個配列された受光部100と、（b）垂直受光部110<sub>j</sub>（j=1～N<sub>2</sub>）からの出力信号を夫々個別に入力し、信号処理後に水平走査信号（H<sub>v</sub>）に応じて逐一的に信号を出力する水平信号処理部510<sub>j</sub>を備える信号処理部500と、（c）受光部100および信号処理部500に動作タイミングの指示信号を通知するタイミング制御部300とを備える。

【0081】水平信号処理部510<sub>j</sub>は、①垂直受光部110<sub>j</sub>からの出力信号を入力し、リセット指示信号Rに応じて垂直受光部110<sub>j</sub>から出力された電流信号を入出力端子間に接続された、可変容量部222に積分（リセット指示信号R=非有意の場合）、または非積分（リセット指示信号R=有意の場合）の動作をする積分回路220と、の積分回路220から出力された信号V<sub>s</sub>'へ重畠するノイズを除去するクランプ回路521と、③クランプ回路521から出力された積分信号V<sub>s</sub>の値を夫々基準値V<sub>ref</sub>と比較して、比較結果を出力する比較回路230と、④比較回路230から出力された1ビット2レベル信号である比較結果信号V<sub>c</sub>を入力し、比較結果信号V<sub>c</sub>の値から可変容量部222に通知する容量指示信号Cを出力する容量制御機構240と、⑤比較回路230から出力された比較結果信号V<sub>c</sub>をシリアルデジタルデータとして順次入力し、入力順とは逆の順序のシリアルデジタルデータを出力するF I L Oレジスタ522と、⑥自系のF I L Oレジスタ522から出力されるシリアルデジタルデータと隣接系のF I L Oレジスタ522から出力されるシリアルデジタルデータ

とを順次入力して演算後にパラレル化して第1のパラレルデジタル信号を出力する処理ユニット523と、の処理ユニット523パラレルデジタル信号を入力し、水平走査信号H<sub>1</sub>に応じて、デジタル信号を出力する水平読み出しスイッチ252とを備える。

【0082】本実施形態の装置は、以下のようにして、受光部100に入力した光像データを収集する。

【0083】本実施形態の装置は、以下のようにして、受光部100に入力した光像データを収集する。

【0084】本実施形態の固体撮像装置では、第1実施形態と同様に、まず、リセット指示信号Rを有意に、SW11～SW14を全て「ON」状態とし、SW21～SW24を全て「OFF」状態として電荷増幅器221の入力端子と出力端子との間の容量値をC<sub>0</sub>に設定するとともに、垂直走査信号V<sub>1</sub>をいずれの受光素子120<sub>1..</sub>も選択しない状態（すなわち、すべてのスイッチ素子140は「OFF」状態）に設定する。この状態で、リセット指示信号Rを非有意に設定して各積分回路220での積分動作を開始させる。

【0085】次に、第1実施形態と同様に、各垂直受光部110<sub>1</sub>の垂直走査における第1番目の受光素子120<sub>1..</sub>のスイッチ素子140のみを「ON」とする垂直走査信号V<sub>1</sub>を出力する。スイッチ素子140が「ON」となると、それまでの受光によって光電変換素子130に蓄積された電荷が電流信号となって受光部100から出力される。そして、初期値の容量値C<sub>0</sub>に設定された可変容量部222に電荷Qが流入する。

【0086】引き続き、第1実施形態と同様に、容量制御機構240は、SW12～SW13を開放した後、SW22～SW24を閉じる。この結果、積分信号V<sub>s</sub>は、

$$V_s = Q / C_0$$

という電圧値を出力する。この電圧値は、比較回路230に入力し、基準電圧値V<sub>ref</sub>と比較される。

【0087】V<sub>s</sub> > V<sub>ref</sub>であれば、この比較結果を受けて容量制御機構240は、更に、SW22を開放した後にSW12を閉じる。この結果、積分信号V<sub>s</sub>は、

$$V_s = Q / (C_0 + C_2)$$

という電圧値を出力する。この電圧値は、比較回路230に入力し、基準電圧値V<sub>ref</sub>と比較される。

【0088】また、V<sub>s</sub> < V<sub>ref</sub>であれば、この比較結果を受けて容量制御機構240は、更に、SW11およびSW22を開放した後にSW12およびSW21を閉じる。この結果、積分信号V<sub>s</sub>は、

$$V_s = Q / C_0$$

という電圧値を出力する。この電圧値は、比較回路230に入力し、基準電圧値V<sub>ref</sub>と比較される。そして、可変容量部222の容量値の変化の度に、MSBからLSBへ向けて、順次、比較回路230からシリアルデジタルデータが順次FIFOレジスタ522に入力し格納

される。

【0089】以後、同様にして、積分回路220～比較回路230～容量制御機構240～積分回路220のフィードバックループによって、比較および容量設定（SW11～SW14、SW21～SW24の「ON/OFF」制御を順次繰り返して、容量素子C4までに関する容量制御を行う。こうして、容量素子C1～C4の全てについて容量制御を終了すると、比較回路230は、シリアルデジタルデータのLSBまでの出力容量を終了し、FIFOレジスタ522は、自系の1画素分のデータの入力を終了する。

【0090】処理ユニット523は、自系のFIFOレジスタ522からシリアルデジタルデータをLSBからMSBへのビット順序で入力するとともに、隣接する系のFIFOレジスタ522からシリアルデジタルデータをLSBからMSBへのビット順序で入力する。そして、輪郭抽出の演算後、演算結果をパラレルデジタルデータ信号として水平読み出しスイッチ252へ向けて出力する。

【0091】水平読み出し部250では、処理ユニット523から出力されたパラレルデジタルデータ信号を入力し、水平走査信号H<sub>1</sub>に基づいて各垂直受光部110<sub>1..</sub>の垂直走査における第1番目の受光素子120<sub>1..</sub>に応じた検出信号を順次出力する。

【0092】この結果、水平読み出しスイッチ252からはデジタル信号が出力されるので、ビデオ信号配線400の容量による分圧によってアナログ信号の場合のような影響を受けない。また、従来は必要であった外付けのアナログデジタル変換器が不要となる。

【0093】なお、垂直走査信号V<sub>2</sub>は、垂直走査における第1番目の受光素子の光電変換素子が蓄積した電荷を放しきったと推定される時間を見計らって、受光素子を選択しない設定とされる。

【0094】垂直走査における垂直受光部110<sub>1</sub>の第1番目の受光素子120<sub>1..</sub>に応じた検出信号の順次読み出しが終了すると、リセット指示信号Rを有意とする。

【0095】次に、リセット指示信号Rを再び非有意、可変容量部222の容量値を初期値C<sub>0</sub>とした後、各垂直受光部110<sub>1</sub>の垂直走査における第2番目の受光素子120<sub>2..</sub>のスイッチ素子140のみを「ON」状態とする垂直走査信号V<sub>2</sub>を出力する。スイッチ素子が「ON」となると、それまでの受光によって光電変換素子130に蓄積された電荷が電流信号となって受光部から出力される。

【0096】以後、垂直走査における垂直受光部110<sub>1</sub>の第1番目の受光素子120<sub>1..</sub>と同様にして、垂直走査における垂直受光部110<sub>1</sub>の第2番目の受光素子120<sub>2..</sub>に応じた検出信号を順次読み出す。

【0097】引き続き、各垂直受光部110<sub>1</sub>の受光素

子120..を順次指定しながら、各垂直受光部110の垂直走査における第1番目の受光素子120..の場合と同様にして、各垂直受光部110の受光素子120..に応じた検出信号を順次読み出すことにより、受光部に入力した光像の撮像データを収集する。

【0098】なお、本実施形態においても、第1実施形態に対する第2実施形態と同様の変形が可能である。

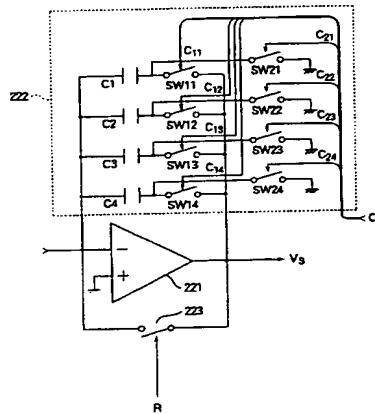
【0099】本発明は、上記の実施形態に限定されるものではなく変形が可能である。例えば、第1実施形態において、水平読み出し部をスイッチ素子252のみの構成として、簡便な回路構成を採用することが可能である。但し、この場合には、水平処理部ごとのオフセット値の補償ができないので、上記の実施形態よりも測定精度の劣化が予想される。

#### 【0100】

【発明の効果】以上、詳細に説明した通り、本発明の固体撮像装置によれば、電荷増幅器を含む簡易な回路構成で、デジタル化した後に水平読み出し部から光検出信号を出力することとしたので、ビデオ信号配線の容量に伴う分圧がアナログ信号の場合のように精度に実質的に影響しなくなるので、精度良く受光部に入力した光像の撮像データを収集することができる。

【0101】また、デジタル化を水平読み出しの前に実施するので、外付けのアナログデジタル変換器が不要となり、装置として簡易に構成できる。

【図2】



## 【図面の簡単な説明】

【図1】本発明の第1実施形態の固体撮像装置の回路構成図である。

【図2】本発明の第1実施形態の固体撮像装置の積分回路の回路構成図である。

【図3】本発明の第1実施形態の固体撮像装置の動作説明図である。

【図4】本発明の第2実施形態の固体撮像装置の積分回路の回路構成図である。

【図5】本発明の第3実施形態の固体撮像装置の回路構成図である。

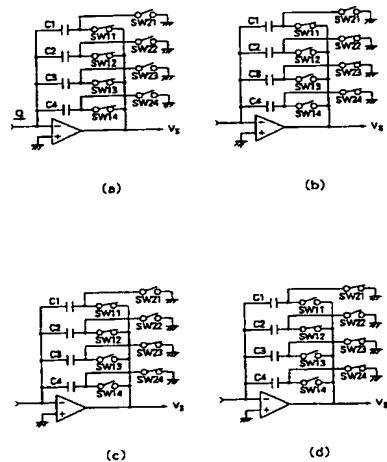
【図6】従来の固体撮像装置の回路構成図である。

## 【符号の説明】

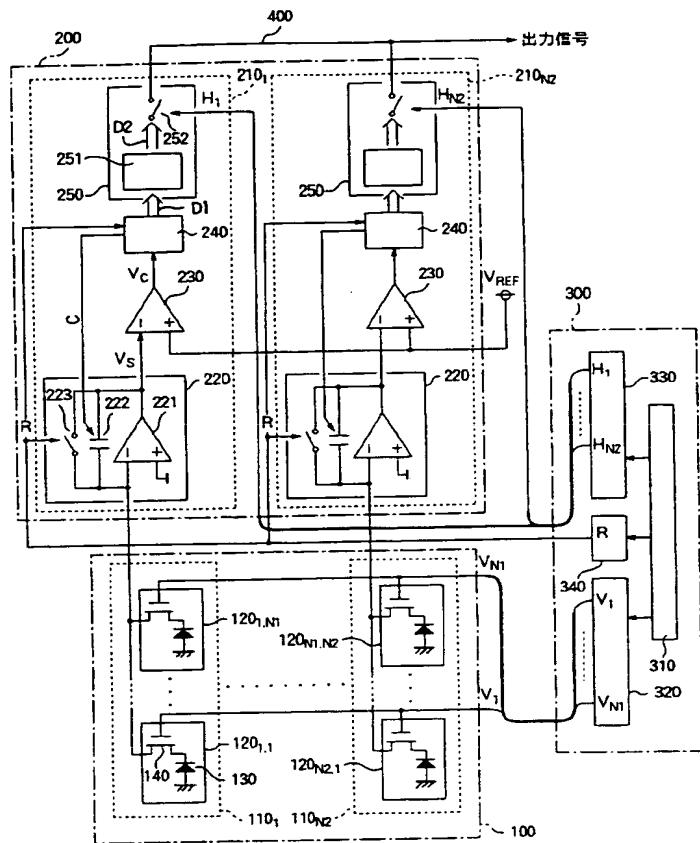
100…受光部、110…垂直受光部、120…受光素子、130…光電変換素子、140…スイッチ素子、200…信号処理部、210…水平信号処理部、220、290…積分回路、221…電荷増幅器、222、229…容量素子、223…スイッチ素子、230…比較回路、240…容量制御機構、250…水平読み出し部、

251…ROM、252…スイッチ素子、300…タイミング制御部、310…基本タイミング部、320…垂直シフトレジスタ、330…水平シフトレジスタ、340…制御信号部、400…ビデオ信号配線、521…クランプ回路、522…FIFOレジスタ、523…処理ユニット。

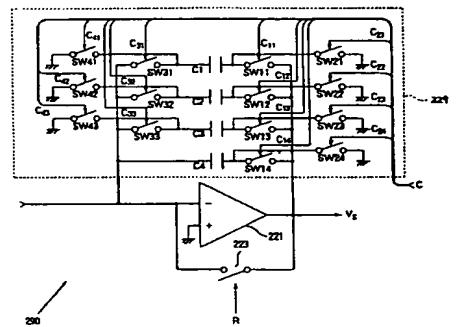
【図3】



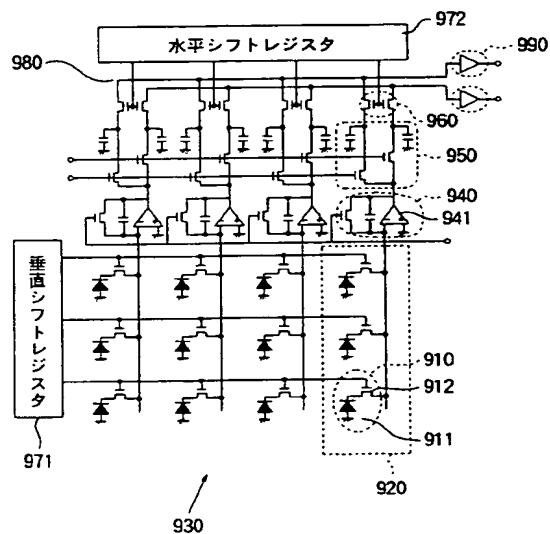
[図 1]



【図4】



【図6】



【 5】

